

日 本 国 特 許 庁
JAPAN PATENT OFFICE

60188-606
K. YAMAMOTO
June 25, 2003.

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 7月 2日

出 願 番 号

Application Number:

特願2002-193042

[ST.10/C]:

[JP 2002-193042]

出 願 人

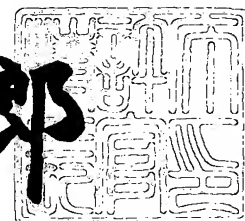
Applicant(s):

松下電器産業株式会社

2003年 4月18日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3028261

【書類名】 特許願

【整理番号】 2926440020

【提出日】 平成14年 7月 2日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/78

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 山本 和彦

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項 1】 高誘電体金属酸化膜をゲート絶縁膜とする半導体装置であって、ゲート絶縁膜の構成が、ジルコニウムシリケート膜、ジルコニウム酸化膜、高誘電体金属酸化膜の積層構造である半導体装置。

【請求項 2】 前記高誘電体金属酸化膜は、ハフニウム酸化膜、ハフニウムシリケート膜、またはハフニウムアルミネート膜である請求項 1 に記載の半導体装置。

【請求項 3】 シリコン領域上にジルコニウム金属を堆積する工程と、前記ジルコニウム金属上に高誘電体金属酸化膜を堆積する工程と、前記高誘電体金属酸化膜上に形成した金属膜をパターニングして電極構造を形成する工程を含む半導体装置の製造方法。

【請求項 4】 さらに前記ジルコニウム金属と高誘電体金属酸化膜を熱処理する工程を含む半導体装置の製造方法。

【請求項 5】 前記高誘電体金属酸化膜は、ハフニウム酸化膜、ハフニウムシリケート膜、またはハフニウムアルミネート膜である請求項 3 に記載の半導体装置の製造方法。

【請求項 6】 前記シリコン領域上にシリコン窒化膜を形成する工程を含み、前記工程は、アンモニア雰囲気中での熱処理、もしくはアンモニアプラズマ雰囲気中での熱処理である請求項 3 に記載の半導体装置の製造方法。

【請求項 7】 前記ジルコニウム金属の堆積はスパッタ法、もしくは C V D 法を用いる請求項 3 に記載の半導体装置の製造方法。

【請求項 8】 前記高誘電体金属酸化膜の堆積はスパッタ法、もしくは C V D 法を用いる請求項 3 に記載の半導体装置の製造方法。

【請求項 9】 前記高誘電体金属酸化膜の熱処理は、プラズマもしくは紫外線照射した酸素、オゾン、窒化酸素のいずれか一つを含む請求項 3 に記載の半導体装置の製造方法。

【請求項 10】 前記高誘電体金属酸化膜の熱処理は、窒素、酸素、窒化酸素

、アルゴン、水素のいずれか一つを含む請求項 3 記載の半導体装置の製造方法。

【請求項 1 1】 高誘電体金属酸化膜をゲート絶縁膜とする半導体装置であって、ゲート絶縁膜は、シリコン領域側から、相対的に吸酸素性の高い金属の酸化膜と、相対的に吸酸素性の低い金属の酸化膜との積層構造である、半導体装置。

【請求項 1 2】 シリコン領域上に、相対的に吸酸素性の高い金属を堆積する工程と、前記相対的に吸酸素性の高い金属の上に、相対的に吸酸素性の低い金属の酸化膜を堆積する工程と、前記相対的に吸酸素性の低い金属の酸化膜上に形成した金属膜をパターンニングして電極構造を形成する工程を含む半導体装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は半導体装置の製造方法に係り、詳しくは高誘電体ゲート絶縁膜を有する M I S F E T および M I S キャパシタの製造方法に関する。

【0 0 0 2】

【従来の技術】

シリコン酸化膜系ゲート絶縁膜の形成は、基板であるシリコンウエハを直接酸化することでシリコン酸化膜を得ている。高誘電体膜では基板中に高誘電体膜の金属材料が含まれていないので、単純にシリコン基板を酸化させて形成するという手法を使うことができず、したがって、基板上に C V D 法、スパッタ法、分子線エピタキシー法、レーザーアブレーション法などの手法により高誘電体膜を堆積させて形成する方法が用いられる。特に堆積方法の中でもスパッタ法は、原料として単体の金属ターゲットを使用するので、C V D 法のように有機物や水などの不純物が混入しにくく、かつ堆積膜も緻密なので、電気的な特性に優れているという特徴がある(例えば、I E D M 1 9 9 9、P 1 3 3)。

【0 0 0 3】

しかし高誘電体金属酸化膜のスパッタ堆積では、金属酸化膜ターゲットをアルゴン雰囲気中でスパッタリングするか、金属ターゲットをアルゴンと酸素雰囲気中でスパッタリングする。いずれにせよ金属酸化膜のスパッタ堆積過程において

は、活性化した酸化種が、金属酸化膜の堆積と同時に下層のシリコン基板も酸化してしまう。シリコン基板が酸化されれば、高誘電率の金属酸化膜の下層に低誘電率のシリコン酸化膜が形成されるので、キャパシタ全体の容量値は低下してしまう。したがって高誘電体金属酸化膜のスパッタ堆積においては、活性酸素によるシリコン基板の酸化を抑制することが必要である。

【 0 0 0 4 】

そこでシリコン基板の酸化を抑制するために、例えば I E D M 1 9 9 9 - P 1 3 3 では、高誘電体金属酸化膜の下層に同種の金属を先に堆積しておく方法や、例えば E C S、L e t. 4, F 1 8, 2 0 0 1 では、高誘電体金属酸化膜の下層に低酸素組成の金属酸化膜層を堆積しておくことが提案されている。高誘電体金属酸化膜層とシリコン基板の間に金属層もしくは低酸素濃度の金属酸化膜層を堆積しておくことによって拡散してきた酸素を吸収し、シリコン基板の酸化を抑制するという方法である。

【 0 0 0 5 】

【発明が解決しようとする課題】

しかしながら、堆積過程における金属層は酸素吸収層として有用であっても、逆に酸化が不十分であれば金属酸化膜中に酸素欠損を形成してしまうことになる。金属酸化膜中に酸素欠損があれば、金属のダングリングボンドができるため、キャパシタのリーク電流の増加や、フラットバンド電圧、閾値電圧の調整が困難になってしまう。したがって下層に堆積する金属層膜厚の設定値は、シリコン基板の酸化を抑制できる膜厚で、かつ最終的に金属成分が残留しない最小の膜厚という、厳密な条件設定が要求される。

【 0 0 0 6 】

またスパッタ法以外でも同様な課題が発生する。例えば C V D 法による金属酸化膜の堆積でもシリコン基板の酸化を抑制しなければならない。一般に金属酸化膜の C V D 堆積は酸化雰囲気中で行うため、堆積過程でシリコン基板が酸化される。ただしスパッタ法に比べて活性酸素が少ないため、シリコン基板の酸化は少ないが、容量値の減少は同じである。したがってシリコン基板が酸素雰囲気に曝される堆積方法では、シリコン基板の酸化を回避することが困難で、金属酸化膜

の堆積では本質的な課題である。

【 0 0 0 7 】

本発明は、高誘電体金属酸化膜層の形成において、シリコン基板の酸化を抑制しつつ、かつ高誘電体金属酸化膜中の金属成分を残留させない半導体装置とその製造方法を提供することを目的とする。

【 0 0 0 8 】

【課題を解決するための手段】

本発明の半導体装置は、ゲート絶縁膜の構成が、ジルコニウムシリケート膜、ジルコニウム酸化膜、高誘電体金属酸化膜の積層構造である。また本発明の半導体装置の製造方法は、シリコン領域上にジルコニウム金属を堆積する工程と、高誘電体金属酸化膜を堆積する工程と、ジルコニウム金属と高誘電体金属酸化膜を熱処理する工程と上部電極となる金属膜を形成する工程と、上部電極をパターニングして電極構造を形成する工程を含む。

【 0 0 0 9 】

本発明によれば、シリコン基板と高誘電体膜に挟まれたジルコニウム金属層は、酸化雰囲気でのスパッタもしくはCVD堆積、及び高誘電体膜形成後の熱処理の際に、酸素が透過してきてもジルコニウム酸化膜となり、さらにシリコン基板とジルコニウム金属は相互拡散と同時に酸化され界面にジルコニウムシリケート層が形成される。このとき酸化した酸化種はジルコニウム酸化膜とジルコニウムシリケート膜の酸化に消費され、シリコン基板自体は酸化されにくく、容量値の減少を抑制できる。またジルコニウム金属は、ハフニウム金属に比べて吸酸素性が高いために、下層にハフニウム金属を堆積した場合に比べてよりシリコン基板の酸化を抑制することができる。その結果、容量値が増大し、シリコン酸化膜換算膜厚を薄くすることができる。さらにジルコニウム原子はハフニウム原子よりも原子半径が小さいため膜中を拡散し易く、ハフニウム酸化膜中に拡散したジルコニウムは、ハフニウム酸化膜中の欠陥を補償する。この結果、ハフニウム酸化膜のリーク電流密度を減少することができる。

【 0 0 1 0 】

以上の理由から、本発明によれば、高誘電体金属酸化膜ゲート絶縁膜において

、スパッタ法においてもCVD法においても、シリコン酸化膜換算膜厚の薄膜化とリーク電流の減少が実現できる半導体装置およびその製造方法を提供できる。

【0011】

【発明の実施の形態】

（実施の形態）

本発明の半導体素子の製造方法について図を用いて説明する。

【0012】

まず、図1（a）に示すように、シリコン基板101に、素子分離絶縁膜（STI）102を形成し、活性領域と非活性領域に分離する。素子分離絶縁膜102を形成した後の活性領域表面には、自然酸化膜103が形成されている。

【0013】

次に、図1（b）に示すように、自然酸化膜103を除去し、水素終端された清浄なシリコン表面を得るために、希釈フッ酸（例えば、 $\text{HF}:\text{H}_2\text{O}=1:200$ ）を用いてエッチング除去した後、純水を用いて水洗し、窒素ブローなどにより乾燥させ、活性領域のシリコン基板101の表面を露出させる。乾燥方法は純水をイソプロピルアルコールで置換した後、減圧雰囲気乾燥させてもよい。

【0014】

次に、図1（c）に示すように、アンモニア雰囲気中で急速熱処理を行い、シリコン基板101を窒化させてシリコン窒化膜104を形成する。この実施の形態では、シリコン窒化膜104の膜厚は1nm以下に形成した。急速熱処理によるシリコン窒化膜の形成条件は、温度600℃、時間30秒、圧力 $1\times 10^5\text{Pa}$ 以下とした。本実施の形態では急速熱処理で行っているが、炉を用いても構わない。あるいはプラズマ窒化を行っても構わない。本実施の形態ではシリコン窒化膜を形成しているが、シリコン酸窒化膜でも構わない。このシリコン窒化膜104の役割は、シリコン基板101とシリコン基板101上に堆積する膜との反応を抑制するため、界面におけるシリコン酸化膜の形成を抑制する。

【0015】

次に、図1（d）に示すように、スパッタ法などを用いてジルコニウム金属105を形成する。ジルコニウム金属105の膜厚は3nm以下とする。ジルコニ

ウム金属 1 0 5 のスパッタ条件は、スパッタターゲットとして金属ジルコニウムを使用し、チャンバー圧力 0 . 4 k P a 、スパッタ電力 1 0 0 W 、アルゴン流量 2 0 m l / m i n の D C スパッタ法などを用いた。なお、本実施の形態では D C スパッタ法を示したが、マグネトロンスパッタ法など、他の形式でも構わない。

【 0 0 1 6 】

また、C V D 法で堆積しても構わない。C V D 法による堆積の場合、例えば、テトラキスジエチルアミノジルコニウムを含み、かつ、酸素を含まない原料ガスを用いて、チャンバー圧力 3 0 P a 、堆積温度は 4 0 0 ° C 程度で熱 C V D 法などによりジルコニウム金属 1 0 5 を堆積することができる。

【 0 0 1 7 】

またジルコニウム金属 1 0 5 はジルコニウム窒化膜でも構わない。ジルコニウム窒化膜の堆積方法は、スパッタ法ではアルゴンと窒素の混合雰囲気中で反応性スパッタリングして作製できる。C V D 法ではテトラキスジエチルアミノジルコニウムを含み、かつ、酸素を含まない原料ガスを用いて成膜するか、ジルコニウム金属を堆積後、窒素、もしくはアンモニアで熱処理することで作製できる。いずれにせよ、ジルコニウム金属 1 0 5 は実質的に酸素を含まない膜であることが重要である。

【 0 0 1 8 】

次に、図 2 (e) に示すように、スパッタ法などを用いて、ハフニウム酸化膜 1 0 6 を形成する。ハフニウム酸化膜 1 0 6 の膜厚は 1 0 n m 以下とする。ハフニウム酸化膜 1 0 6 のスパッタ条件は、スパッタターゲットとして金属ハフニウムを使用し、チャンバー圧力 0 . 4 k P a 、スパッタ電力 2 0 0 W 、アルゴン流量 1 0 m l / m i n 、酸素流量 1 0 m l / m i n の D C 反応性スパッタ法などを用いた。スパッタターゲットとしてハフニウム酸化膜を使用し、アルゴン雰囲気中でスパッタ堆積しても構わない。なお、本実施の形態では D C スパッタ法を示したが、マグネトロンスパッタ法など、他の形式でも構わない。また、C V D 法で堆積しても構わない。

【 0 0 1 9 】

C V D 法による堆積の場合、ハフニウムを含有する有機金属原料、例えば、テ

トラキスターシャリブチルハフニウム、テトラキスー 1、1、ジメチルー 2 プロポキシハフニウム、テトラキスジエチルアミノハフニウム、テトラキスジメチルアミノハフニウムでも、これらの混合物でも構わない。ハフニウムを含有するハロゲン化物原料でも構わない。これらのハフニウムを含有する原料ガスを用いて、チャンバー圧力 3 0 P a、堆積温度は 4 0 0℃程度で熱 C V D 法などによりハフニウム酸化膜 1 0 6 を堆積することができる。なお、ジルコニウム金属 1 0 5、ハフニウム酸化膜 1 0 6 の形成は、同一チャンバーを用いて連続的に成膜しても良いし、一旦大気開放しても搬送し、別チャンバーで行っても構わない。あるいは真空搬送して、別チャンバーで行っても構わない。

【 0 0 2 0 】

このハフニウム酸化膜 1 0 6 の堆積時に、導入された酸素はハフニウム酸化膜 1 0 6 を拡散してジルコニウム金属 1 0 5 に達する。この結果、ジルコニウム金属 1 0 5 の一部は酸化されてジルコニウム酸化膜 1 0 7 となる。さらにシリコン窒化膜 1 0 4 の一部とジルコニウム金属 1 0 5 は相互拡散してジルコニウムシリケート膜 1 0 8 も形成される。

【 0 0 2 1 】

次に図 2 (f) に示すように、ハフニウム酸化膜 1 0 6、ジルコニウム酸化膜 1 0 7、ジルコニウムシリケート 1 0 8 を窒素雰囲気中で熱処理し、不純物を加熱除去すると同時に膜の緻密化を実施する。熱処理の条件は温度 4 0 0℃以上、時間 3 0 秒以上とする。これは、不純物の脱離温度が 4 0 0℃以上であるため、熱処理は 4 0 0℃以上の温度が必要だからである。本実施の形態では急速熱処理で行っているが、炉を用いて熱処理を行っても構わない。またリモートプラズマ酸化処理や紫外線照射など活性酸素を用いても構わない。

【 0 0 2 2 】

さらに緻密化熱処理時に酸素がシリコン基板 1 0 1 に向かって拡散するが、ハフニウム酸化膜 1 0 6 の下層にジルコニウム金属 1 0 5 が存在するためシリコン基板 1 0 1 まで拡散しない。しかし、ジルコニウム金属 1 0 5 にはハフニウム酸化膜の堆積、緻密化熱処理の各工程で酸素が拡散し、ジルコニウム金属 1 0 5 は完全に酸化されてジルコニウム酸化膜 1 0 7 となる。その結果、堆積したハフニ

ウム酸化膜 1 0 6、酸化されて形成されたジルコニウム酸化膜 1 0 7、拡散で形成されたジルコニウムシリケート膜 1 0 8 の積層構造となる。

【 0 0 2 3 】

次に、図 2 (g) に示すように、C V D 法によりチタン窒化膜 1 0 9 を堆積する。膜厚は 3 0 n m 以上 1 0 0 n m 以下である。チタン窒化膜 1 0 9 の堆積条件は、堆積温度 6 5 0 ℃、圧力 3 0 P a、原料ガスは四塩化チタン、アンモニアなどを用いる。四塩化チタン流量は 2 0 m l / m i n、アンモニア流量は 4 0 0 m l / m i n、四塩化チタンのキャリア窒素ガス流量は 5 0 m l / m i n とした。

【 0 0 2 4 】

なお、ハフニウム酸化膜 1 0 6 の堆積後に熱処理を行うことなくチタン窒化膜 1 0 9 を堆積したのち、熱処理を行ってもよい。この場合、ハフニウム酸化膜 1 0 6 とチタン窒化膜 1 0 9 とは同一チャンバーを用いて連続的に成膜しても良いし、一旦大気開放しても搬送し、別チャンバーで行っても構わない。あるいは真空搬送して、別チャンバーで行っても構わない。なおチタン窒化膜の堆積方法は C V D 法を示したが、スパッタ法でも構わない。さらに、実施の形態ではチタン窒化膜を挙げたが、導電性材料であれば他の材料でも構わない。

【 0 0 2 5 】

次に、図 3 (h) に示すように、公知のフォトリソ工程によりゲート電極をパターニングし、ドライエッチング工程によってゲートキャパシタ構造を形成する。

【 0 0 2 6 】

最後に、図 3 (i) に示すように、低濃度不純物拡散層を形成し、サイドウォール 1 1 0 を形成し、ソース／ドレインとなる高濃度不純物拡散層（不図示）を形成するなど通常の M I S 型トランジスタの製造プロセスに従って、ゲート電極に高誘電体ゲート絶縁膜を有する M I S 型トランジスタが完成する。

【 0 0 2 7 】

このように、本発明に係る半導体装置は、シリコン窒化膜 1 0 4 が形成されたシリコン基板 1 0 1 の上に、ジルコニウムシリケート膜 1 0 8、ジルコニウム酸化膜 1 0 7、ハフニウム酸化膜 1 0 6 と、ゲート電極とが形成されている。

【 0 0 2 8 】

本実施の形態によれば、ハフニウム酸化膜堆積前にあらかじめジルコニウム金属を堆積しておくので、ハフニウム酸化膜堆積時に酸化種が供給されても、拡散する酸素はシリコン基板に達する前にジルコニウム金属の酸化に消費され、シリコン基板が酸化されることはない。シリコン基板が酸化されなければキャパシタの容量値が低下することはない。ジルコニウム金属は、ハフニウム金属に比べて吸酸素性が高いので、ハフニウム金属を前堆積する場合に比べてシリコン基板の酸化が抑制されやすく、より容量値の低下が少ない。さらに高い吸酸素性により膜中の金属ダングリングボンドを酸素終端しやすいので、電荷トラップを形成しにくく、リーク電流を低減できる。ジルコニウム金属はハフニウム金属に比べて原子半径が小さいので、ハフニウム酸化膜中に拡散して、ハフニウム酸化膜中の欠陥(ダングリングボンド)を終端して電荷トラップを修復し、リーク電流を小さくできる。ハフニウム酸化膜とジルコニウム酸化膜は、同属元素で、同一結晶系であるので積層構造としても、膜質を劣化させることはない。

【 0 0 2 9 】

【発明の効果】

本発明の半導体装置及び半導体装置の製造方法は、吸酸素性の高いジルコニウム金属をハフニウム酸化膜の形成前に堆積しておくので、ハフニウム酸化膜の堆積及び熱処理によって酸素が導入されてもジルコニウム金属が酸化されるのみで、シリコン基板は酸化されない。シリコン酸化膜が形成されなければ誘電率が低下することはなく、薄いシリコン酸化膜換算膜厚を得ることができる。

【 0 0 3 0 】

また原子半径の小さなジルコニウム金属が、ハフニウム酸化膜中に拡散するので、ハフニウム酸化膜中のダングリングボンドが終端されてリーク電流が減少できる。

【図面の簡単な説明】

【図 1】

本発明の実施の形態の半導体装置の製造方法を示す工程断面図

【図 2】

本発明の実施の形態の半導体装置の製造方法を示す工程断面図

【図 3】

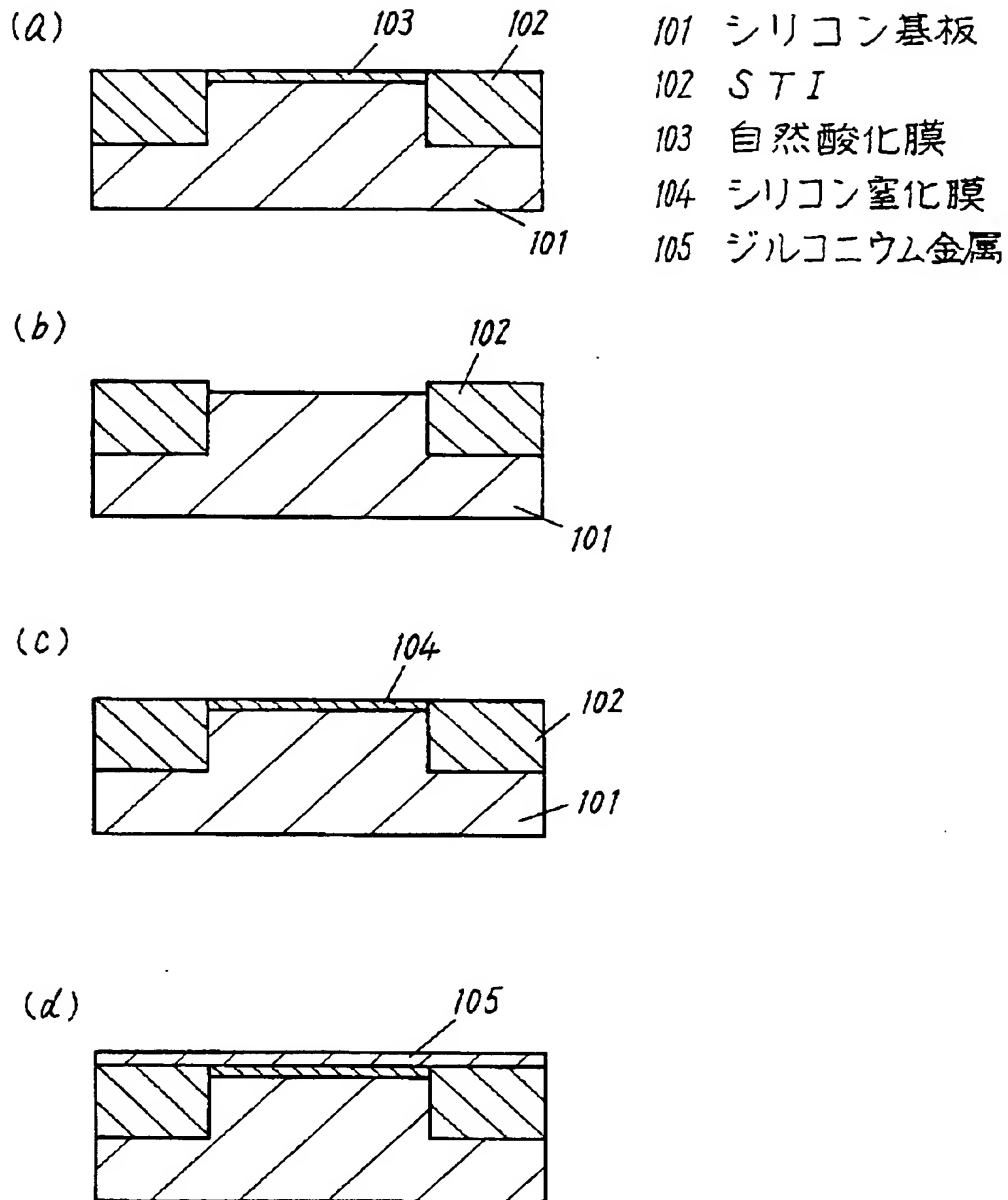
本発明の実施の形態の半導体装置の製造方法を示す工程断面図

【符号の説明】

- 1 0 1 シリコン基板
- 1 0 2 素子分離絶縁膜
- 1 0 3 自然酸化膜
- 1 0 4 シリコン窒化膜
- 1 0 5 ジルコニウム金属
- 1 0 6 ハフニウム酸化膜
- 1 0 7 ジルコニウム酸化膜
- 1 0 8 ジルコニウムシリケート膜
- 1 0 9 チタン窒化膜
- 1 1 0 サイドウォール

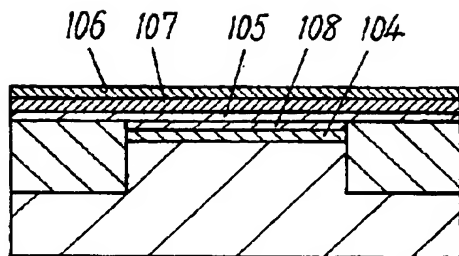
【書類名】 図面

【図 1】



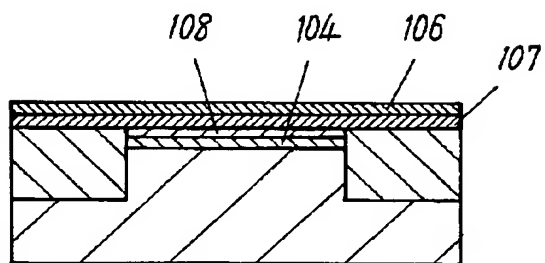
【図 2】

(e)

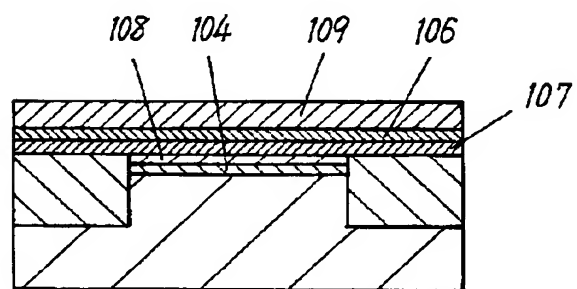


- 104 シリコン窒化膜
- 105 ジルコニウム金属
- 106 ハフニウム酸化膜
- 107 ジルコニウム酸化膜
- 108 ジルコニウム
シリケート膜
- 109 チタン窒化膜

(f)

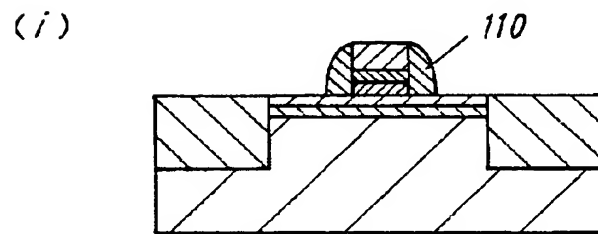
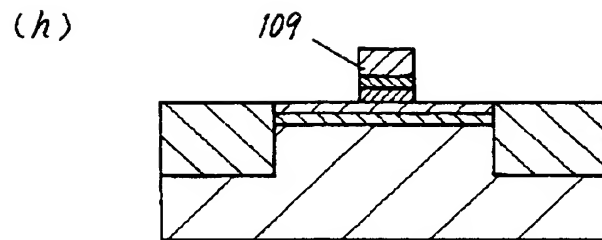


(g)



【図 3】

109 チタン窒化膜
110 サイドウォール



【書類名】 要約書

【要約】

【課題】 金属酸化膜をゲート絶縁膜に備えた半導体装置において、薄いシリコン酸化膜換算膜厚を実現する。

【解決手段】 シリコン基板 1 0 1 上にシリコン窒化膜 1 0 4 を形成し、さらにスパッタ法などを用いてジルコニウム金属 1 0 5 及びハフニウム酸化膜 1 0 6 を形成する。ハフニウム酸化膜堆積前にあらかじめジルコニウム金属を堆積しておくので、ハフニウム酸化膜堆積時に酸化種が供給されても、拡散する酸素はシリコン基板に達する前にジルコニウム金属の酸化に消費され、シリコン基板が酸化されることはなく、容量値の低下を防ぐことができる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 8 2 1]

1. 変更年月日 1 9 9 0 年 8 月 2 8 日

[変更理由] 新規登録

住 所 大阪府門真市大字門真 1 0 0 6 番地

氏 名 松下電器産業株式会社